



KOREAN PATENT ABSTRACTS(KR)

Document Code:B1

(11) Publication No.1019960016796 (44) Publication Date. 19961221

(21) Application No.1019930004289 (22) Application Date. 19930319

(51) IPC Code:

G02F 1/136

(71) Applicant:

SAMSUNG ELECTRONICS CO., LTD.

(72) Inventor:

KIM, DONG-KYU

BAE, YONG-KOOK

JUNG, JONG-INN

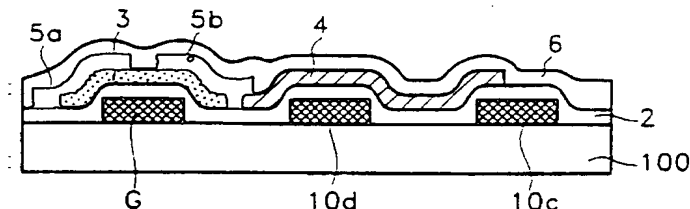
SONG, JOON-HO

(30) Priority:

(54) Title of Invention

LIQUID CRYSTAL DISPLAY AND ITS MANUFACTURING METHOD

Representative drawing



(57) Abstract:

The liquid crystal display(LCD) comprises: a transparent substrate(100); several gate lines(1) and signal lines(5a) which defines the matrix of each pixel, being arranged in a matrix form on one surface of the substrate; a pixel(4) arranged in each pixel region; a switching device which transmits the signal from each signal line to each pixel electrode, being arranged in each pixel region;

the first electrode(10c) of an additional capacitor(Cadd) which is arranged in each pixel region to interpolate an insulator with the pixel electrode; the first electrode (10d) of a storage capacitor(Cst) which is driven independent of each gate line.

Copyright 1998 KIPO

if display of image is failed. press (F5)

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁶
G02F 1/136

(45) 공고일자 1996년 12월 21일
(11) 등록번호 특 1996-0016796
(24) 등록일자

(21) 출원번호	특 1993-0004289	(65) 공개번호	특 1994-0022128
(22) 출원일자	1993년 03월 19일	(43) 공개일자	1994년 10월 20일
(73) 특허권자	삼성전자주식회사 김광호		
(72) 발명자	경기도 수원시 팔달구 매탄동 416번지 김동규 경기도 수원시 권선구 권선동 2차주공아파트 221동 401호 배용국 경기도 군포시 금정동 753-27 정종인 경기도 수원시 권선구 인계동 741-3 수협빌라 A동 401호 송준호 경기도 수원시 장안구 우만동 우만주공아파트 203동 1206호		
(74) 대리인	이영필, 박영우, 이윤민		

심사관 : 강해성 (책
자공보 제4761호)

(54) 액정표시장치 및 그 제조방법

요약

요약없음

대표도

도 1

명세서

[발명의 명칭]

액정표시장치 및 그 제조방법

[도면의 간단한 설명]

제1도는 종래의 부가용량방식의 액정표시장치의 화소 레이아웃도.

제2도는 상기 종래 부가용량방식의 액정표시장치의 등가회로도.

제3도는 종래의 축적용량방식의 액정표시장치의 화소 레이아웃도.

제4도는 상기 종래 축적용량방식의 액정표시장치의 등가회로도.

제5도는 본 발명의 일 실시예에 의한 액정표시장치의 화소 레이아웃도.

제6도는 상기 제5도의 A-A'를 자른 액정표시장치의 하부기판을 나타내는 단면도.

제7도는 본 발명에 의한 액정표시장치의 등가회로도.

제8도는 본 출원인에 의해 기록출원된 링구조의 부가용량방식의 액정표시장치의 화소 레이아웃도.

제9도는 본 발명의 다른 실시예에 의한 액정표시장치의 화소 레이아웃도.

제10도는 본 출원인에 의해 기록출원된 링구조를 지니며 독립배선 방식의 축적용량을 지닌 액정표시장치의 화소 레이아웃도.

제11도는 본 출원인에 의해 기록출원된 이중화 게이트 배선구조를 지니는 부가용량방식의 액정표시장치의 화소 레이아웃도.

제12도는 본 발명의 또다른 실시예에 의한 액정표시장치의 화소 레이아웃도.

[발명의 상세한 설명]

본 발명은 액정표시장치(Liquid Crystal Display : 이하 LCD) 및 그 제조방법에 관한 것으로서, 특히 개구율 증가 및 게이트 배선용량의 감소로 그 표시특성이 개선된 액티브 매트릭스형 액정표시장치 및 제조방법에 관한 것이다.

인간과 컴퓨터(및 기타의 컴퓨터화된 기계)의 인터페이스를 담당하는 표시장치의 퍼스널화. 스페이스 절약화의 요구에 부응하여 지금까지의 표시장치, 특히 비교적 거대하고 거슬리는 음극선관(CRT)에 대신하여 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), EL(Electroluminescence)등 각종 평면 스크린이나 평판 표시장치가 개발되어 왔다. 이들 평판 패널 디스플레이 중에서도 액정표시장치(LCD)기술의 진전은 가장 관심을 끌고 있고, 어떤 형태로서는, CRT의 컬러화질에 필적하거나 그 이상을 실현하기까지 되었다. 이러한 액정표시장치의 구동방식은 단순 매트릭스형과 액티브(active)매트릭스형이 있으며, 전기장(electric field)에 의하여 액정분자의 배열이 변화하는 액정의 전기광학적 성질을 이용하고 있다. 특히 상기의 액정기술과 반도체 기술을 융합한 액티브 매트릭스형 LCD는 CRT와 경합하여 CRT를 능가할 표시장치로 인식되어 있다.

상기 액티브 매트릭스 LCD는 매트릭스형태로 배열된 각 화소에 비선형특성을 갖춘 액티브소자를 부가하여 이 소자의 스위칭특성을 이용하여 각 화소의 동작을 제어하는 것으로서, 액정의 전기광학효과를 통하여 메모리 기능을 구현한 것이다. 액티브소자로는 통상 3단자형인 박막트랜지스터(Thin Film Transistor:이하 TFT)가 이용되며, 2단자형인 MIM(Metal Insulator Metal)등을 포함한 박막다이오드(Thin Film Diode: 이하 TFD)가 사용되기도 한다. 이러한 액티브 소자를 이용한 액티브 매트릭스 LCD에는, 화소 어드레스 배선과 함께 수만개 내지 수백만개가 유리기판상에 집적화되어서, 스위칭 소자로서 작용하는 TFT와 함께 매트릭스 구동 회로를 구성한다. 그러나 이러한 액티브 매트릭스 LCD에서는 표시장치의 대화면화와 고정세화 추세에 따라 화소수가 증가하고 그에 따라 각 화소의 개구율(aperture ratio)이 감소하여 결국 그에 상응하는 LCD 패널의 밝기가 떨어지는 문제점이 발생한다.

한편 상기의 액티브 매트릭스 LCD에서는 TFT의 게이트와 드레인전극간에 용량(Cgd)이 발생하게 되는데 게이트 펄스가 하이(High)에서 로(Low)로 떨어질 때 상기 용량(Cgd)의 영향으로 화소전극의 전위가 떨어지게 된다. 이 전압을 통상 오프셋(offset)전압이라 부르며, 상기 오프셋전압은 액정에 적류전압성분을 가하게 하여 잔상(Image Sticking)이나 플리커(Flicker)발생등의 이상이 발생하기 때문에 액정셀과 병렬로 보조용량을 형성시켜 상기 오프셋전압을 줄일 필요성이 있다.

또한 상기의 액티브 매트릭스 LCD에서 표시되는 이미지의균일성(uniformity)을 확보하기 위하여 데이터선을 통하여 기입(write)된 인가전압을 다음 기입시까지 일정시간 동안 유지시켜줄 필요가 있으며, 이에 도 통상 액정셀과 병렬로 보조용량을 형성시켜 주게 된다. 액정표시패널의 기입 사이클을 60Hz로 하면 유지시간은 16.7ms로 되고, 액정의 저항과 유전율에 의해 결정되는 시정수는 이 값에 대하여 반드시 충분히 크다고 볼 수 없기 때문이다. 액정셀과 병렬로 보조용량을 형성하는 방법으로서 부가용(Cadd)방식과 축적용량(Cst)방식이 있다.

그 가운데 제1도는 부가용량(additional capacitor)방식의 보조용량이 형성된 종래의 액정표시장치의 화소 레이아웃도를 나타낸다.

비록 제1도에는 종래의 액티브 매트릭스 LCD의 단일 화소영역(인접한 화소영역의 일부를 포함하여)만을 표시하고 있지만, 그 완전한 형태는 증으로 복수의 주사신호선(1)과, 그 직각방향인 횡으로 복수의 표시신호선(5a)이 매트릭스 형태로 배열되어 서로 인접한 두개의 주사신호선(1)과 두개의 표시신호선(5a)으로 경계지워지는 지역에 각각 대응하는 매트릭스 형태의 화소영역이 형성되어 있다는 것은 LCD분야에서 통상의 지식을 가진 자라면 누구나 쉽게 예측할 수 있을 것이다. 이때 부가용량(Cadd)와 TFT등의 스위칭 소자는 각 화소영역내에 형성된다.

제1도에서 보여지는것처럼, 각 부가용량(Cadd)의 제1전극(10)은 각 주사신호선(1)이 각 화소영역내로의 돌출된 모양으로 형성된다. 비슷하게 각 TFT의 게이트전극(G)도 역시 각 주사신호선(1)의 각 화소영역내로의 돌출부(상기 부가용량의 제1전극과 반대방향으로)모양으로 형성된다. 게다가 각 TFT의 소오스전극(5b)은 각 TFT의 소오스전극(5b)과 게이트전극(G) 사이에 반도체층(3)이 형성되면서 상기 표시신호선(5a)의 돌출부 모양으로 형성된다. 투명한 IT0등 화소전극(4)도 또한 각 화소영역내에 형성된다.

상기 제1도에 나타난 모든 주사신호선(1), 표시신호선(5a), 부가용량(Cadd), TFT 및 화소전극(4)들은 액정표시패널에서 배면유리기판의 내면측상에 형성되는 다층구조의 일부들로서 형성된다.

상기 부가용량방식의 액정표시장치의 형성과정을 보다 상세하게 살펴보면, 각 부가용량(Cadd)의 제1전극(10) 및 각 주사신호선(1)은 배면유리기판의 내측면상에 적층되어 있는 불투명전극(예를들어, 알루미늄, 크롬, 몰리브덴, 탄탈륨등)을, 예를 들어 종래의 일반적인 사진식각공정에 의해 적절히 패터닝함으로써 동시에 형성된다. 이어서 절연층이 상기 제1전극(10), 주사신호선(1) 및 배면유리기판의 노출된 지역 위로 형성된다. 이어서 상기 절연층상에 반도체층이 적층, 패터닝되어 박막트랜지스터의 반도체층(3)이 형성되고, 이어 전면에 투명한 화소전극층의 금속을 적층, 패터닝하여 화소전극(4)를 형성한다. 다음에 표시신호선(5a)과 박막트랜지스터의 소오스전극(5b), 드레인전극을 동일물질로 형성시킨다. 그리고 액정층과 직접적인 접촉을 막아주는 보호층이 상기 화소전극(4), 표시신호선(5a) 및 절연층의 노출된 지역 위로 형성되어 배면유리기판의 내측면상에 형성된 다층구조를 완성한다.

나아가 종래의 액티브 매트릭스 LCD는 배면유리기판에 평행하며 그 내측면에 다층구조가 형성된 전면유리기판을 포함한다. 보다 상세하게는, 차광층(black matrix)이 전면유리기판의 내측면상에 형성되어 있다. 이 차광층은 배면유리기판상에 배치되어 있는 각 화소전극(4)매트릭스에 평행하며 그에 얼라인된 창, 즉 개구면(aperture area)을 한정하기 위하여 통상의 사진식각공정에 의해 적절히 패터닝된다. 그후 칼라필터층이 상기 차광층과 전면유리기판의 내측면의 노출된 지역 위로 형성된다. 상기 칼라필터층은 개구면(20)에 배치되는 공투과지역을 포함한다. 다음에 보호층이 칼라필터층 위로 형성된다. 그리고 투명전극이 상기 보호층 위로 형성되어 전면유리기판의 내측면상에 다층구조가 완성된다.

계속하여 종래의 액티브 매트릭스 LCD는 전면유리기판과 배면유리기판 사이에서 보호층과 투명전극에 접촉하도록 삽입되어진 얇은 액정막을 포함한다. 상기 전면유리기판과 배면유리기판을 통상의 시일재(seal)로 고정하고 그 사이에 형성된 구멍을 통하여 액정을 주입 밀봉하는 것은 당 기술 분야에서

통상의 지식을 가진자라면 쉽게 알 수 있을 것이다.

상기 종래의 부가용량방식의 액티브 매트릭스 LCD는 부가용량의 제1전극(10)을 상기 주사신호선(1)과 같은 물질로 동시에 패턴형성하기 때문에 추가공정없이 그 공정을 단순화시킬 수 있다는 장점이 있지만 진술한 것에 기초하면 다음과 같은 단점들이 있음을 또한 알 수 있을 것이다.

즉 각 부가용량의 제1전극(10)은 주사신호선(1)과 같이 불투명금속으로 이루어지며, 나아가 각 화소전극(4)의 상당부분과 오버랩되기 때문에 각 화소의 개구면적(20)이 상기 오버랩되는 면적(제1도에 서 부가용량의 제1전극과 개구면이 중첩되는 부분의 면적)에 상응하는 만큼 감소되어 결국 개구율이 감소하게 된다. 더구나 표시신호선(5a)과 화소전극(4)은 각각 같은 절연층상의 동일 평면상에 형성되기 때문에 그들 사이에 충분한 전기적 분리를 위하여 소정의 거리만큼 떨어져야 하며, 이도 결국 LCD의 개구면적을 감소시켜 휘도를 떨어뜨릴 뿐더러 LCD의 콘트라스트비를 저하시키게 한다. 또한 부가용량의 제1전극(10)의 주사신호선(1, 게이트선)에 연결되었기 때문에 게이트선의 배선용량이 매우 증가되며, 이는 게이트선의 구동시 부하가 증가하여 게이트 펄스의 전파 지연시간(게이트 지연)이 증가되는 문제점이 발생한다.

제2도는 상기 제1도의 종래 부가용량 방식의 액정표시장치의 등가회로도를 나타낸다. 게이트선(1)과 신호선(5a, 표시신호선)으로 경계지워지는 단위화소에 있어서의 용량으로는, 게이트선(1)과 신호선(5a)의 배선교차부에서의 용량(Ccr), 화소전극(4)과 오버랩된 부가용량부의 제1전극(10)사이의 용량(Cadd), 화소전극(4)과 액정사이의 용량(Clc), 박막트랜지스터의 소오스, 드레인전극 간의 용량(Cds), 게이트와 소오스전극 간의 용량(Cgs), 게이트와 드레인전극 간의 용량(Cgd)등이 존재한다.

제3도는 액정셀과 병렬로 보조용량을 형성하는 방법의 다른 하나로써 축적용량(storage capacitor)방식의 액정표시장치의 화소 레이아웃도를 나타낸다. 상기 제1도와 동일한 참조번호는 동일한 구성요소를 나타낸다.

상기와 같은 축적용량 방식의 액정표시장치로서 광 리크(leak)를 감소시켜주는 부가적인 차광층(light shield layer)을 배면유리기판에 형성하면서 독립배선방식의 축적용량을 구비하여 표시특성을 향상시킨 액티브 매트릭스 LCD가 하다찌사에 의해 제안되었다(Ref. 'High-Resolution 10.3-in Diagonal Multicolor TFT-LCD', M. Tsumura, M. Kitajima, K. Funahata, et al, SID 91 DIGEST, pp. 215~218). 상기 논문에서 개시된 액티브 매트릭스 LCD에서는 콘트라스트비와 높은 개구율을 얻기 위하여 이중의 차광층 구조와 게이트선과 별도로 독립적인 배선방식으로 축적용량을 형성시켜 LCD의 표시특성을 향상시키고 있다.

그러나, 이중의 차광층 구조를 가지는 상기 하다찌사의 LCD는, 각 화소와 관련된 축적용량의 제1전극을 불투명전극(A1)을 사용하기 때문에 그 화소의 개구율에서 상기 스토리지 커패시터가 차지하는 면적을 제외함으로써 개구율을 감소라는 심각한 단점이 있다.

제3도는 상기 전술한 하다찌사의 TFT-LCD에서 축적용량의 제1전극으로 사용하던 불투명금속인 알루미늄을 IT0등 투명금속(10a)으로 대체시켜준 것이다. 물론 마찬가지로 제3도는 복수의 주사신호선(1)과 복수의 표시신호선(5a)에 의해 한정되는 복수의 화소영역에서 그 일부분만을 나타낸 것이다. 상기의 축적용량방식에서 축적용량(Cst)은 그 제1전극(10a)이 상기 제1도의 부가용량방식과 달리 주사신호선(1)으로부터 분리되어 다른 인자로 인출되는 독립배선방식으로서, 인접한 화소영역내의 제1전극(10a)간에는 배선 연결부(11)를 통해 서로 연결된다.

상기 제3도에서 보여지는 축적용량방식의 액정표시장치는 축적용량(Cst)의 제1전극(10a)을 투명한 IT0등을 사용하기 때문에 개구면적이 그 만큼 증가할 뿐만 아니라, 게이트선(1)과는 독립배선 방식으로 구동되기 때문에 게이트 배선용량이 증가하지 않는다는 장점이 있으나, 한편으로는 축적용량의 제1전극(10a)을 형성하기 위한 공정(불투명금속인 주사신호선(1)과 다른 투명전극을 사용하기 때문에 IT0등 투명금속물질의 적층하고 식각시켜주는 공정)이 추가적으로 요구되어질 뿐만 아니라, 상기 제1도의 부가용량 방식에 비해 배선교차부가 증가하는 등 제조수율에 있어서 분리하다는 단점이 있다.

제4도는 상기 제3도의 종래 축적용량 방식의 액정표시장치의 등가회로도를 나타낸다. 게이트선(1)과 신호선(5a, 표시신호선)으로 경계지워지는 단위화소에 있어서의 용량으로는, 게이트선(1)과 신호선(5a)의 배선교차부에서의 용량(Ccr), 화소전극(4)과 대향하는 축적용량부의 제1전극(10a) 사이의 용량(Cst), 화소전극(4)과 액정사이의 용량(Clc), 박막트랜지스터의 소오스, 드레인전극 간의 용량(Cds), 게이트와 소오스전극 간의 용량(Cgs), 게이트와 드레인전극 간의 용량(Cgd)등이 존재한다.

상기 제4도와 같은 축적용량방식의 액정표시장치에 있어서 게이트 배선용량(Cind)은 다음과 같이 주어진다.

$$C_{ind} = C_{cr} + C_{gd} + 1 / \{ (1/C_{gs}) + \{ 1 / (C_{lc} + C_{st}) \} \} (1)$$

한편, 상기 제2도와 같은 부가용량방식의 액정표시장치에 있어서 게이트 배선용량(Cadd)은 다음과 같이 주어진다.

$$C_{add} = C_{ind} + 1 / \{ (1/C_{st}) + \{ 1 / (C_{lc} + C_{gs}) \} \} (2)$$

상기 (1)식과 (2)식을 비교해 보건데, 부가용량방식은 축적용량방식에 비해 게이트 배선용량이 수 배 이상 증가하게 되어 게이트선 구동시 부하가 증가하며 게이트 지연이 증가하게 된다.

상기 제1도 내지 제4도를 통하여 살펴보면, 부가용량방식의 액정표시장치는 그 제조공정이 단순함에도 불구하고 게이트 배선용량이 크기 때문에 게이트 지연에 따라 균일한 화질을 얻기가 곤란하며, 반면에 축적용량방식의 액정표시장치는 게이트 배선용량이 작지만, 불투명금속을 축적용량의 제1전극로 사용하는 경우 공정을 단순화시킬 수 있으나 개구율이 매우 떨어지게 되고 투명전극을 축적용량의 제1전극으로 사용하는 경우 개구율을 향상시킬 수 있으나 추가공정이 필요하게 되며, 어느 경우나 축적용량방식에 의하면 배선교차부가 많이 발생하여 배선의 단선, 단락불량의 위험성이 높게 된다.

본 발명은 상기 부가용량식 액정표시장치와 축적용량식 액정표시장치의 장, 단점을 감안하여 보다 그 표시특성이 향상된 액정표시장치를 제공하는데 그 목적이 있다.

특히 본 발명의 목적은 개구율이 향상된 액정표시장치를 제공하는 것이다. 또한 본 발명은 게이트 배선용량을 감소시켜 균일한 화질을 구현할 수 있는 액정표시장치를 제공하는데 목적이 있다. 또한 본 발명은 배선교차부의 증가에 따른 단선, 단락불량을 수리할 수 있는 액정표시장치를 제공하는데 목적이 있다. 또한 본 발명은 상기의 본 발명의 액정표시장치를 제조하는 단순화되고 적합한 제조방법을 제공하는데도 그 목적이 있다.

상기와 같은 목적을 달성하기 위한 본 발명의 기본적 특징은, 액정표시장치에 있어서 단위화소 내에 부가용량과 축적용량을 동시에 형성시켜 주는 것이다.

즉, 상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정표시장치는, 투명기판과, 상기 기판의 한 표면에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 상기 각 화소전극에 전달시켜주는 스위칭소자와, 상기 각 게이트선에 연결되며, 상기 각 화소영역내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 부가용량의 제1전극, 및 상기 각 게이트선과 독립하여 구동되며, 상기 각 화소영역 내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 축적용량의 제1전극을 구비하여 이루어진 것을 특징으로 한다.

상기와 같이 단위화소내에 부가용량의 제1전극과 축적용량의 제1전극을 동시에 형성시켜주는 것인 한 본 발명의 기술적 사상 범위내에 포함된다. 즉, 부가용량의 제1전극과 축적용량의 제1전극의 형상을 다양하게 변경할 수 있다. 부가용량의 제1전극과 축적용량의 제1전극 중 어느 하나 또는 모두를 단일의 배선방식으로 형성시켜줄 수 있으며, 상기 두 제1전극 중 어느 하나 또는 둘 모두를 환형(ring)구조로 형성시켜줄 수도 있다. 또한 상기 부가용량의 제1전극 및/또는 축적용량의 제1전극을 환형구조로 형성한 경우 각 제1전극을 연결하는 배선중 적어도 하나이상을 이중화시켜줄 수도 있다. 또한 상기 축적용량의 제1전극을 불투명금속 뿐만아니라 투명금속으로 형성시켜줄 수도 있다. 또한 상기 액정표시장치의 각 화소를 구동하는 스위칭소자로서 3단자형인 박막트랜지스터를 사용할 수도 있으며, 2단자형인 박막 다이오드를 사용할 수도 있다.

한편 상기와 같이 단위화소내에 부가용량과 축적용량을 동시에 형성하는 본 발명의 액정표시장치는 상기 본 발명이 목적하는 바인개구율 향상과 게이트 배선용량의 감소라는 두 측면에 대한 트레이드-오프(trade-off)를 하여 부가용량과 축적용량의 용량비를 최적화시킬 것이 요구된다.

한편, 본 발명에 의한 액정표시장치의 제조방법에 있어서는, 투명기판상에 제1금속층을 적층한 후 외부 구동회로와의 전기적 접속을 위한 본딩패드를 형성하는 공정과, 상기 결과물상에 제2금속층을 적층한 후 패터닝하여 복수의 게이트선과 부가용량 및 축적용량의 제1전극을 형성하는 공정과, 상기 결과물상에 절연층과 반도체층을 차례로 형성한 후 상기 각 게이트선과 신호선의 교차부 부근에만 상기 반도체층이 남도록 상기 반도체층을 패터닝하는 공정과, 상기 화소영역내에 상기 부가용량 및 축적용량의 제1전극과 대향하도록 화소전극을 형성하는 공정과, 상기 결과물상에 제3금속층을 적층한 후 패터닝하여 복수의 신호선과 박막트랜지스터의 소오스, 드레인을 완성하는 공정을 구비하여 이루어지는 것을 특징으로 한다. 이하 본 발명의 실시예에 관하여 첨부도면을 참조하여 상세히 설명하겠다. 각 도면에서 동일한 참조번호는 동일한 구성요소를 나타낸다.

제5도는 본 발명의 일 실시예에 의한 액정표시장치의 화소 레이아웃도를 나타내는 것이다. 도면에서 나타내듯이 복수개의 게이트선(1, 주사선)과 복수개의 신호선(5a, 데이터선, 표시신호선)이 투명기판상에 매트릭스상으로 배열되어 각 게이트선(1)과 신호선(5a)으로 경계지워지는 각 화소영역을 한정하고 있으며, 각 화소영역에는 투명한 화소전극(4)이 형성된다. 본 발명의 특징은 상기 게이트선(1)의 일부와 상기 화소전극(4)의 일부가 오버랩된 형태로 부가용량을 구성한다. 상기 참조번호 '10c'은 상기 부가용량의 제1전극이 되는 게이트선(1)의 일부를 가르킨다. 또한 화소영역의 중간을 가로지르는 단일배선 형태로 독립배선(11a)이 형성되어 있으며, 상기 독립배선(11a)과 상기 화소전극(4)은 절연층을 개재하여 축적용량을 구성한다. 상기 참조번호 '10d'는 상기 축적용량의 제1전극이 되는 상기 독립배선(11a)의 일부를 가르킨다. 상기 실시예에서는 스위칭소자로서 박막트랜지스터를 사용하였음을 나타내고 있으나, 매트릭스 어드레스 방식에서 스위칭 기능을 하는 MIM등 3단자형의 박막다이오드를 사용할 수 있다는 것은 전술한 바와 같다. 한편 상기 화소전극(4)내에 표시된 점선은 액정표시패널의 상부기판에 형성된 차광막(black matrix)과의 관계에서 한정되는 개구연을 나타낸다.

제6도는 상기 제5도의 A-A'를 자른 단면도로서, 액정표시 패널의 하부기판 부분만을 나타낸 것이다. 이하 상기 본 발명의 일 실시예에 따른 액정표시장치의 제조과정을 상기 제6도를 참조하여 상세히 살펴본다.

우선 액정표시패널의 배면유리기판(100)을 준비하고 그위에 상기 신호선(5a)가 게이트선(1)을 외부 구동회로에 본딩하기위한 패드(도시안됨)를 형성시켜 준다. 이때 상기 패드금속은 크롬(Cr)등을 사용하며 그 두께는 약 2,000Å 정도로 형성시켜 준다. 이어서 기판전면에 알루미늄을 약 4,000Å 정도나 그 이하로 적층시킨 후 패터닝하여 게이트선(1)과 축적용량의 제1전극(10d)을 형성시킨다. 이때 상기 게이트선(1)이 화소영역 내로 돌출된 모양으로 박막트랜지스터의 게이트선(G)과 상기 게이트선(1)의 일부로 구성되며 후속되는 화소전극(4)과 대향하는 부가용량의 제1전극(10c)도 동시에 형성된다.

한편 공정의 단순화를 위하여 상기 패드 형성시 패드 물질과 같은 물질로 상기 축적용량의 제1전극(10d)을 미리 형성시켜줄 수도 있으며, 또한 상기 게이트선(1)과는 별개의 공정에 의해 상기 축적용량의 제1전극(10d)을 다른 금속물질로 형성시켜줄 수도 있다. 상기 축적용량의 제1전극(10d)을 불투명전극으로 형성하는 경우 상기 제5도에서 보여지는 개구면적에서 상기 제1전극(10d)가 차지하는 면적만큼의 개구율이 감소하게 되기 때문에 추가공정이라는 부담을 안고 있지만 상기 제1전극(10d)을 ITO등 투명전극으로 형성시켜 줄 수도 있다.

한편 상기 게이트선(1)이나 축적용량의 제1전극(10d)을 알루미늄으로 형성한 경우 그 전기적 특성을 향상시켜 주기 위하여 양극산화방법으로 상기 알루미늄의 표면에 알루미늄산화막(Al_2O_3)을 약 2,000 Å 정도나 그 이하로 피복시켜 줄 수도 있다.

이어서 CVD(화학기상증착)방법으로 실리콘나이트라이드(SiN_x)등의 절연층(2), 비정질 수소화 실리콘(a-Si : H)의 반도체층(3)을 각각 약 3,000 Å, 2,000 Å 이하 그 이하로 증착해준다. 이때 오믹층으로서 상기 비정질 수소화 실리콘상에 N타입으로 도핑된 비정질 수소화 실리콘(n+a-Si : H)을 약 500 Å 정도로 증착시켜주기도 한다. 또한 상기 박막트랜지스터를 에칭 스토퍼층으로 형성시킬 경우 상기 반도체층상에 실리콘 나이트라이드등 에칭 스토퍼층을 형성시켜 주기도 한다.

이후 상기 게이트선(1)과 신호선(5a)이 교차하는 부근에 박막트랜지스터가 위치할 부분을 한정하도록 상기 반도체층(3)을 패터닝한다.

이어서 구동 IC의 연결부분(도시안됨)의 상기 절연층(2)를 제거하고 ITO(Indium Tin Oxide)등 투명금속을 스퍼터링방법등으로 약 500 Å 정도나 그 이하로 증착시킨 후 패터닝하여 화소전극(4)을 상기 절연층(2)상, 즉 상기 반도체층(3)과 동일 평면상에 형성시켜 준다. 이때 상기 화소전극(4)은 전 공장에서 형성시켜 준 부가용량의 제1전극(10c)과 절연층(2)을 개재하여 소정 거리만큼 오버랩 되도록 패터닝한다. 이때 상기 화소영역에는 절연층(2)을 유전물질로 하여 상기 부가용량의 제1전극(10c)과 상기 화소전극(4)간에 부가용량이 형성되며, 상기 화소전극(4)과 상기 축적용량의 제1전극(10d)간에 축적용량이 형성되어 후술되는 신호선(5a)을 통하여 기입된 신호전압을 다음 입력시 까지 일정시간 동안 유지할 수 있게 된다.

이어서 상기 결과를 전면에 크롬과 알루미늄을 각각 약 500 Å, 5000 Å 정도나 그 이하로 스퍼터링방법등에 의해 연속증착한 후 신호선(5a), TFT의 소오스전극(5b), 드레인전극을 패터닝하고 기판 전면에 실리콘 나이트라이드 보호막(6)을 CVD방법으로 약 4000 Å 정도로 증착시켜 증으로서, 액정표시패널의 하부기판이 완성된다. 물론 상기 보호층(6)상에는 액정의 배향막이 형성될 수 있음은 LCD분야에서 잘 알려진 일이다.

한편 도시되어 있지 않지만, 상기 액정표시패널의 상부 기판은 전면유리기판 내측면상에 차광막이 각 화소영역의 둘레를 따라 형성하여 액정표시장치의 개구면을 매트릭상으로 한정해준다. 상기 차광막과 노출된 개구면에 칼라 필터층을 형성하고 그 위로 통상의 보호층을 형성하며, 그 위로 투명한 상부 공통전극을 형성하여 상판의 다층구조를 형성한다.

상기와 같은 하판구조와 상판구조는 지지대에 의해 지지되며 그 사이에 액정이 주입, 밀봉되어 액정표시패널이 완성된다.

제7도는 본 발명의 액정표시장치에서 단위화소영역에서의 등가회로도를 나타낸다. 게이트선(1)과 신호선(5a, 표시신호선)으로 경계지워지는 단위화소에 관련된 용량으로는, 게이트선(1)과 신호선(5a)의 배선교차에서의 용량(C_{cr}), 화소전극(4)과 대향하는 축적용량의 제1전극(10d)사이의 용량(C_{st2}), 화소전극(4)과 액정 사이의 용량(C_{lc}), 화소전극(4)과 부가용량의 제1전극(10c)사이의 용량(C_{add2}), 박막트랜지스터의 소오스, 드레인전극 간의 용량(C_{ds}), 게이트와 소오스전극 간의 용량(C_{gs}), 게이트와 드레인전극 간의 용량(C_{gd})등이 존재한다.

일반적으로 액티브 매트릭스 LCD에서 표시되는 이미지의 균일성을 확보하기 위하여 데이터선을 통하여 기입(write)된 인가전압을 다음 기입시까지 일정시간 동안 유지시켜 주기 위해 통상 액정셀과 병렬로 형성하는 보조용량의 크기가 일정하다고 하면, 상기 제2도, 제4도, 제7도로부터 다음과 같은 식이 성립한다.

$$C_{add} = C_{st} = C_{add2} + C_{st2} \quad (3)$$

또한 본 발명에 의한 액정표시장치의 게이트 배선용량(C)는 다음과 같이 주어진다.

$$C = C_{ind} + 1 / \{ (1/C_{add2}) + \{ 1/(C_{lc} + C_{gs} + C_{st2}) \} \} \quad (4)$$

상기 (4)식으로부터 본 발명에 의하면 부가용량만으로 이루어진 액정표시장치의 게이트 배선용량(C_{add})보다 게이트 배선용량이 감소됨을 알 수 있다.

한편 상기(3)식으로부터 부가용량에 의한 게이트 배선용량(C_{add2})과 축적용량에 의한 게이트 배선용량(C_{st2})간의 용량비를 최적화하기 트레이드-오프를 행한다. 이는 상기 본 발명에 있어서, 부가용량방식이 지니는 개구율 향상과 축적용량방식이 지니는 게이트 배선용량의 감소 측면에서 그 적정점을 추구하기 위한 것이다.

상기 트레이드-오프에 대한 한 예를 다음에 나타냈다. 즉, 대각 15인치에 1280×1024화소를 지니는 EWS(Engineering Work Station)급 액정표시패널에서, 화소크기 80 μm ×240 μm , 게이트 배선저항(R) 3.41K Ω , 신호선과 게이트선의 배선교차부의 용량(C_{cr}) 0.04 pF, 액정용량(C_{lc}) 0.16pF, 부가용량과 합($C_{add2} + C_{st2}$) 0.3pF, 게이트전극과 드레인간의 용량(C_{gd}) 0.02pF, 게이트전극과 소오스간의 용량(C_{gs}) 0.02 pF일때, 부가용량(C_{add2})과 축적용량(C_{st2})의 용량비에 따른 RC 시정수 값을 계산해 보면 (표 1)과 같다.

[표 1]

제1 전극의 폭 (mm)	제2 전극의 폭 (mm)	축적용량의 제1 전극과 부가용량의 제1 전극의 면적 비
100:8	2.51:5.8	2.42
90:10	2.58	2.49
80:10	2.51	2.51
70:10	2.58	2.49
60:10	2.51	2.42
50:10	2.38	2.50
40:10	2.21	2.13
30:10	1.99	1.92
20:10	1.72	1.66
10:10	1.40	1.35
100:10	1.03	1.00

상기 표1에서 Cst_2 와 $Cadd_2$ 의 비는 축적용량의 제1전극과 부가용량의 제1전극이 차지하는 평면적비로 나타낼 수 있으며, 표1로부터 축적용량 : 부가용량이 80% : 20%(축적용량 및 부가용량의 제1전극간의 면적비가 8 : 2)이상으로 축적용량이 커지는 경우일 때에 축적용량방식만의 경우보다 1.66배 이하의 RC 시정수값을 얻을 수 있어 효과적이 된다.

한편 본 발명은 상기 제5도에서 보여지는 바와 같은 단일 배선방식으로 축적용량의 제1전극과 부가용량의 제1전극을 형성하는 이외의 많은 형상의 변경이 가능하다.

예를들어, 상기 부가용량의 제1전극을 환형(ring)구조로 형성시킬 수도 있다. 상기 환형구조의 제1전극 형상과 관련하여 본 출원인은 투명화소전극에 대향하도록 형성되어 있으며 투명화소전극을 둘러싸는 환형(ring type)형태로 부가용량의 제1전극을 형성하는 것을 특징으로 하는 발명을 1991년 9월 5일자(대한민국 특허출원번호 제91-15530호)로 출원한 바 있다.

상기 특허출원 제91-15530호에 개시된 발명을 첨부한 제8도를 참조하여 설명하면 다음과 같다.

상기 제1도와 비교해보면 쉽게 알수 있는 바와같이 상기 발명의 액티브 매트릭스 LCD는, 각 화소전극(4)에 대하여 대향형성된 부가용량(C)의 제1전극(10)의 레이아웃이 종래의 LCD와 비교할 때 그 개구율이 매우 증가하는 방식으로 변경되었다는 것을 알 수 있다.

보다 상세하게는 상기 게이트선(1)과 부가용량(C)의 제1전극(10)으로 될 불투명 금속은 화소전극(4)을 둘러싸도록 패터닝되며, 그 주위둘레를 따라 대향된 화소전극(4)의 가장자리 일부부와 오버랩되도록 패터닝된다. 상기 부가용량의 제1전극(10)은 전면유리기판상에 구비된 차광층의 매트릭스 아래에 전부 놓이도록 배치되며, 개구면대로 확장되지 않도록 하여, 종래의 LCD와 비교하여 개구율을 증가시키도록 한 것이다.

제9도는 본 발명의 다른 실시예를 나타내는 액정표시장치의 화소레이아웃도를 나타낸 것이다. 도면에서 보여지듯이 부가용량의 제1전극(10c)는 화소전극(4)의 주위를 따라 일부가 오버랩된 환형(ring)구조의 양상을 띤다. 상기 실시예는 전술한 특허출원번호 제92-15530호에 개시된 환형구조의 제1전극이 지니는 개구율 향상의 효과를 최대한 반영하는 것이다. 상기 화소전극(4)의 내부에 정선으로 한정되는 부분은 액정표시패널의 상부기판에 형성되는 차광막과 관련하여 빛이 통과하는 개구면을 나타낸다. 또한 상기 실시예는 게이트선(1)에 연결된 부가용량의 제1전극(10c)의 형상이 상기 제5도에 나타난 본 발명의 일 실시예와 다를뿐 그 제조공정은 동일한 것이다. 또한 상기 부가용량 대축적용량의 비에 대한 최적화는 전술한 제5도에서와 같이 수행한다.

한편 상기 제9도에서는 부가용량의 제1전극(10c)를 환형으로 형성한 것을 보여주고 있으나, 축적용량의 제1전극(10d)을 환형으로 형성시켜 줄 수도 있다. 상기 축적용량의 제1전극을 화소전극의 둘레를 따라 대향되어 환형으로 형성시키는 액정표시장치에 관하여 본 출원인은 1993년 3월 4일자(대한민국 특허출원번호 93-3208호)로 특허출원한 바 있다. 상기 특허출원번호 제93-3208호에 개시된 액정표시장치의 화소레이아웃도를 제10도에 나타내었다.

도면에서 보여지듯이, 각 화소영역내의 화소전극(4)를 둘러싸는 환형구조로 축적용량의 제1전극(10d)이 게이트선(1)과 연결됨이 없이 독립하여 형성되어 있다. 또한 상기 인접한 각 축적용량의 제1전극(10d)은 독립배선(11a)에 의해 독립배선방식으로 서로 연결되어 있다.

상기와 같이 축적용량이 제1전극을 환형구조로 형성하는 실시예도 그 제조공정은 전술한 제5도와 관련한

실시예에서와 동일하며, 부가용량과의 용량비 산출도 같은 방법으로 행하여 최적화 시킬 수 있다. 한편 본 발명의 액정표시장치에 있어서는 상기 부가용량의 제1전극과 축적용량의 제1전극 모두를 화소전극의 둘레를 따라 형성되는 환형구조로 형성시켜줄 수도 있다.

한편 상기에서 살펴본 본 발명의 여러 실시예에서는 액정표시장치의 개구율 향상과 게이트 배선용량의 감소라는 효과를 통하여 그 표시특성이 매우 향상되었지만 상기 게이트선(1)과 신호선(5a)이 교차하는 배선교차부나, 상기 축적용량의 제1전극을 서로 연결하기 위한 독립배선과 상기 신호선과의 배선교차부에서 이물질이나 취약한 절연막으로 인하여 상기 게이트선(1)이 단선되거나, 상기 게이트선과 신호선 또는 신호선과 상기 축적용량의 제1전극간을 연결하는 독립배선 간에 단락불량이 발생하여 액정표시장치의 제조수율이 떨어지게 되는 문제점이 발생한다. 이러한 문제점은 축적용량의 형성에 따라 배선교차부의 증가가 필연적이기 때문에 더욱 문제가 되는 것이다.

상기와 같은 배선교차부에서의 단선불량, 단락불량의 문제를 액정표시장치의 개구율이나 콘크라스트비의 감소없이 해결하기 위한 발명과 관련하여 본 출원인은 1992년 9월 7일자(대한민국 특허출원번호 제92-16300호)로 특허출원한 바 있다.

제11도는 상기 특허출원번호 제92-16300호에 개시된 이중화 게이트배선방식의 액정표시장치의 화소레이아웃도를 나타낸 것이다. 제11도에서 보여지듯이, 부가용량의 제1전극(10c)은 화소전극(4)을 둘러싸는 형태의 환형구조로 되어 있으나 게이트선이 제1게이트선(1a)과 제2게이트선(1b)으로 이중화되어 있다. 상기 제11도에 개시된 발명들은 근본적으로 배선교차부에서 발생하는 단선이나 단락불량의 문제를 해결하는 것으로서, 동일한 신호선(5a)에 대하여 제1게이트선(1a) 및 제2게이트선(1b)과의 배선교차부에서 모두 단선이된 경우에만 단선불량이 발생하고 둘 중 어느 한부분에서만 단선이 일어난 경우에는 단선불량으로 나타나지 않으며, 게이트선과 신호선 간에 단락이 발생한 경우는 단락이 발생된 배선교차부의 단락지점 전후의 게이트선을 끊어주면 게이트선이 이중되어 되어 있기 때문에 단락불량이 수리된다.

제12도는 본 발명의 또다른 실시예에 의한 액정표시장치의 화소레이아웃도를 나타낸 것이다. 상기 제12도는 상기 제11도에 개시된 이중화 게이트 배선구조의 잇점을 본 발명에 초대함으로써 반영한 것이다.

제12도에서 보여지듯이, 부가용량의 제1전극(10c)은 화소전극(4)의 둘레를 따라 환형구조로 형성되어 있으며, 게이트선이 제1게이트선(1a)과 제2게이트선(1b)으로 이중화되어 상기 부가용량의 제1전극(10c)의 양단쪽으로 배선되어 있다. 한편 축적용량의 제1전극(10d)도 화소전극(4)의 둘레를 따라 환형구조로 형성되어 있으며, 상기 축적용량의 제1전극(10d)를 상호 연결하는 독립배선도 제1독립배선(1c)과 제2독립배선(1d)으로 이중화되어 있다.

상기 제12도에 나타난 실시예는 배선 교차부에서 발생할 수 있는 단선, 단락불량을 적절히 수리할 수 있는 구조이며, 상기 실시예의 액정표시장치의 제조방법도 또한 상기 제5도에 나타난 액정표시장치와 동일하며, 부가용량 대 축적용량의 용량비에 대한 최적화도 같은 방법으로 수행할 수 있다.

본 발명은 상기 상술한 여러 실시예에 한정되지 않으며, 액정표시장치의 단위화소 내에 부가용량과 축적용량을 적절한 비로 형성시키는 한 모두 본 발명의 기술적 사상의 범위 내에 포함된다. 예를들어, 상기 부가용량의 제1전극과 축적용량의 제1전극의 형상을 다양하게 변경할 수 있으며, 상기 두 용량간의 비도 개구율 향상과 게이트 배선용량의 감소라는 측면에서 상기 두 제1전극의 형상과 관련하여 다양하게 조절할 수도 있다. 나아가 상기 축적용량의 제1전극이나 부가용량의 제1전극의 물질을 어떤 것으로 선택하느냐에 따라 본 발명의 액정표시장치의 제조방법도 일정한 한도내에서 변경이 가능하게 된다.

이상에서 살펴본 바와 같이 본 발명에 의하면, 종래의 부가용량방식만에 의한 액정표시장치에서 보다 게이트배선용량을 감소할 수 있기 때문에 RC시정수 값을 줄일 수 있어 균일한 화질의 액정표시장치를 구현할 수 있으며, 종래의 축적용량방식만의 액정표시장치에서 보다 개구율을 향상시킬 수 있기 때문에 휘도나 콘트라스트비 특성이 향상된 액정표시장치를 구현할 수 있다.

또한 축적용량방식을 적용함에 있어서 배선교차부의 증가에 기인한 단선, 단락불량을 개선 또는 수리할 수 있기 때문에 액정표시장치의 제조수율을 매우 향상시킬 수 있다.

(57) 청구의 범위

청구항 1

투명기판과, 상기 기판의 한 표면에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 상기 각 화소전극에 전달시켜 주는 스위칭소자와, 상기 각 게이트선에 연결되며, 상기 각 화소영역내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 부가용량의 제1전극, 및 상기 각 게이트선과 독립하여 구동되며, 상기 각 화소영역 내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 축적용량의 제1전극을 구비하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 2

제1항에 있어서, 상기 부가용량의 제1전극과 축적용량의 제1전극은 상기 게이트선과 같은 물질로 이루어진 것임을 특징으로 하는 액정표시장치.

청구항 3

제1항에 있어서, 상기 축적용량의 제1전극이 투명금속으로 된 것을 특징으로 하는 액정표시장치.

청구항 4

제1항에 있어서, 상기 부가용량의 제1전극은 상기 게이트선이 각 화소영역으로 일부 돌출되는 형상으로

된 것임을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서, 상기 부가용량의 제1전극과 축적용량의 제1전극은 모두 단일배선 형태로 이루어지는 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서, 상기 부가용량의 제1전극과 축적용량의 제1전극중 적어도 하나 이상이 상기 화소전극의 주위를 따라 환형구조로 형성되는 것을 특징으로 하는 액정표시장치.

청구항 7

제6항에 있어서, 상기 환형구조로 형성된 용량의 제1전극은 인접한 화소영역에 형성된 그 용량의 제1전극과는 이중 배선으로 연결되는 것을 특징으로 하는 액정표시장치.

청구항 8

제1항에 있어서, 상기 축적용량의 제1전극은 상기 게이트선을 외부 구동회로에 연결하기 위해 상기 투명기관상에 형성되는 본딩패드와 같은 물질로 된 것을 특징으로 하는 액정표시장치.

청구항 9

제1항에 있어서, 상기 각 단위화소영역내에 부가용량과 축적용량의 용량비를 고려하여 상기 부가용량의 제1전극과 축적용량의 제1전극의 면적이 일정한 비율로 되도록 형성된 것을 특징으로 하는 액정표시장치.

청구항 10

제9항에 있어서, 상기 축적용량 및 부가용량의 제1전극간의 면적비는 8 : 20이상의 것을 특징으로 하는 액정표시장치.

청구항 11

제1항에 있어서, 상기 스위칭소자는 박막트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 12

투명기관과, 상기 기관의 한 표면에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 상기 각 화소전극에 전달시켜주는 스위칭소자와, 상기 각 게이트선에 연결되며, 상기 각 화소영역에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 부가용량의 제1전극, 및 상기 각 게이트선과의 독립하여 구동되며, 상기 각 화소영역내에 배치되어 각 화소전극의 주위를 따라 환형형태로 그 일부와 절연층을 개재하여 대향되도록 형성된 축적용량의 제1전극을 구비하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 13

제12항에 있어서, 상기 축적용량의 제1전극간은 이중 배선방식으로 연결되는 것을 특징으로 하는 액정표시장치.

청구항 14

제12항에 있어서, 상기 축적용량의 제1전극은 투명금속으로 된 것임을 특징으로 하는 액정표시장치.

청구항 15

투명기관과, 상기 기관의 한 표면에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 상기 각 화소전극에 전달시켜주는 스위칭소자와, 상기 각 게이트선에 그 일부가 연결되며, 상기 각 화소영역에 배치되어 각 화소전극의 주위를 따라 환형형태로 그 일부와 절연층을 개재하여 대향하며, 그 인접부분과는 상호 용장연결부로 연결되도록 형성된 부가용량의 제1전극, 및 상기 각 게이트선과 독립하여 구동되며, 상기 화소영역내에 배치되어 각 화소전극의 주위를 따라 환형형태로 그 일부와 절연층을 개재하여 대향하며, 그 인접부분과는 이중 배선으로 연결되도록 형성된 축적용량의 제1전극을 구비하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 16

제15항에 있어서, 상기 부가용량의 제1전극과 축적용량의 제1전극은 상기 게이트선과 동일물질로 이루어진 것임을 특징으로 하는 액정표시장치.

청구항 17

제16항에 있어서, 상기 게이트선, 부가용량의 제1전극, 축적용량의 제1전극은 동일 평면구조에서 동시에 패턴형성된 것임을 특징으로 하는 액정표시장치.

청구항 18

제15항에 있어서, 상기 축적용량의 제1전극은 상기 게이트선과 부가용량의 제1전극과 다른 물질로 이루어진 것임을 특징으로 하는 액정표시장치.

청구항 19

제18항에 있어서, 상기 축적용량의 제1전극은 투명금속으로 이루어진 것임을 특징으로 하는 액정표시장치.

청구항 20

제15항에 있어서, 상기 스위칭소자는 상기 게이트선으로 된 게이트전극과, 상기 신호선의 돌출부 모양으로 된 드레인 전극과, 상기 화소전극의 일부와 오버랩되는 소오스전극과, 상기 게이트선 위의 절연층상에 배치되어 상기 드레인전극과 소오스전극을 연결시킬 수 있도록 패턴닝되어 있는 반도체층을 포함하여 이루어진 박막트랜지스터임을 특징으로 하는 액정표시장치.

청구항 21

제20항에 있어서, 상기 박막트랜지스터의 게이트전극, 드레인전극, 반도체층은 상기 각 화소전극의 경계 바깥쪽으로 배치되는 것을 특징으로 하는 액정표시장치.

청구항 22

내측면과 외측면을 지닌 전면유리기판과, 내측면과 외측면을 지니고, 상기 전면유리기판에 대하여 일정한 거리를 두고 평행하며, 그 내측면이 상기 전면유리기판의 내측면과 마주보도록 배치되어 있는 배면유리기판과, 상기 배면유리기판의 내측면상에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 상기 각 화소전극에 전달시켜주는 스위칭소자와, 상기 각 게이트선에 연결되며, 상기 각 화소영역내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 부가용량의 제1전극과, 상기 각 게이트선과 독립하여 구동되며, 상기 각 화소영역 내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 축적용량의 제1전극과, 상기 전면유리기판의 내측면상에 상기 각 화소영역에 얼라인되어 광투과 개구면을 한정하도록 패턴닝된 차광층 매트릭스와, 상기 전면유리기판의 내측면상에 배치되며 상기 광투과 개구면을 차광막을 덮어씌어 형성된 칼라필터층과, 상기 칼라필터층 위로 배치되어 있는 투명전극과, 상기 전면유리기판과 배면유리기판 사이에 삽입되어진 액정층을 구비하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 23

제22항에 있어서, 상기 칼라필터층과 상기 투명전극 사이에 제1보호층을 삽입시켜주는 것을 특징으로 하는 액정표시장치.

청구항 24

제22항에 있어서, 상기 배면유리기판의 내측면에 제2보호층을 덮어씌어주는 것을 특징으로 하는 액정표시장치.

청구항 25

제22항에 있어서, 상기 부가용량의 제1전극은 상기 각 게이트선에 일부가 연결되며, 상기 각 화소영역에 배치되어 각 화소전극의 주위를 따라 환형태로 그 일부와 절연층을 개재하여 대향하며, 그 인접부분과는 상호 용장연결부로 연결되도록 형성되어 있으며, 상기 축적용량의 제1전극은 상기 각 게이트선과 독립하여 구동되며, 상기 각 화소영역내에 배치되어 각 화소전극의 주위를 따라 환형태로 그 일부와 절연층을 개재하여 대향하며, 그 인접부분과는 이중 배선으로 연결되도록 형성된 것임을 특징으로 하는 액정표시장치.

청구항 26

제25항에 있어서, 상기 차광층의 가장자리에 의해 한정되는 상기 개구면의 주위 경계는 상기 화소전극의 가장자리 부분에 형성된 부가용량과 축적용량의 제1전극의 안쪽 가장자리에 거의 수직적으로 얼라인되어, 상기 각 제1전극이 상기 개구면을 통과하도록 허용되는 빛 이외의 빛을 감소시켜주는 부가적인 차광 역할을 하도록 하는 것을 특징으로 하는 액정표시장치.

청구항 27

제25항에 있어서, 상기 배면유리기판을 통하여 상기 각 개구면으로의 투영은 가상의 개구면을 한정하며, 상기 각 용량의 제1전극이 상기 가상의 개구면내를 확장되지 않는 것을 특징으로 하는 액정표시장치.

청구항 28

투명기판과, 상기 기판의 한 표면에 매트릭스상으로 배열되어 있으며, 그 인접한 두개의 게이트선과 두개의 신호선으로 경계지워지는 각 화소영역의 매트릭스를 한정해주는 복수개의 게이트선 및 신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 신호선의 신호를 연결되며, 상기 각 화소영역내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 부가용량의 제1전극 및, 상기 각 게이트선과 독립하여 구동되며, 상기 각 화소영역 내에 배치되어 각 화소전극의 일부와 절연층을 개재하여 대향되도록 형성된 축적용량의 제1전극을 구비하여 이루어진 것을 특징으로 하는 액정표시장치의 제조방법에 있어서, 투명기판상에 제1금속층을 적층한 후 외부 구동회로와의 전기적 접속을 위한 본딩패드를 형성하는 공정과, 상기 결과물상에 제2금속층을 적층한 후 패턴닝하

여 복수의 게이트선과 부가용량 및 축적용량의 제1전극을 형성하는 공정과, 상기 결과물상에 절연층과 반도체층을 차례로 형성한 후 각 게이트선과 신호선의 교차부 부근에만 상기 반도체층이 남도록 상기 반도체층을 패터닝하는 공정과, 상기 화소영역내에 상기 부가용량 및 축적용량의 제1전극과 대향하도록 화소전극을 형성하는 공정과, 상기 결과물상에 제3금속층을 적층한 후 패터닝하여 복수의 신호선과 박막트랜지스터의 소오스, 드레인을 완성하는 공정을 구비하여 이루어지는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 29

제28항에 있어서, 상기 복수의 게이트선과 부가용량 및 축적용량의 제1전극은 동시에 패터닝하여 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 30

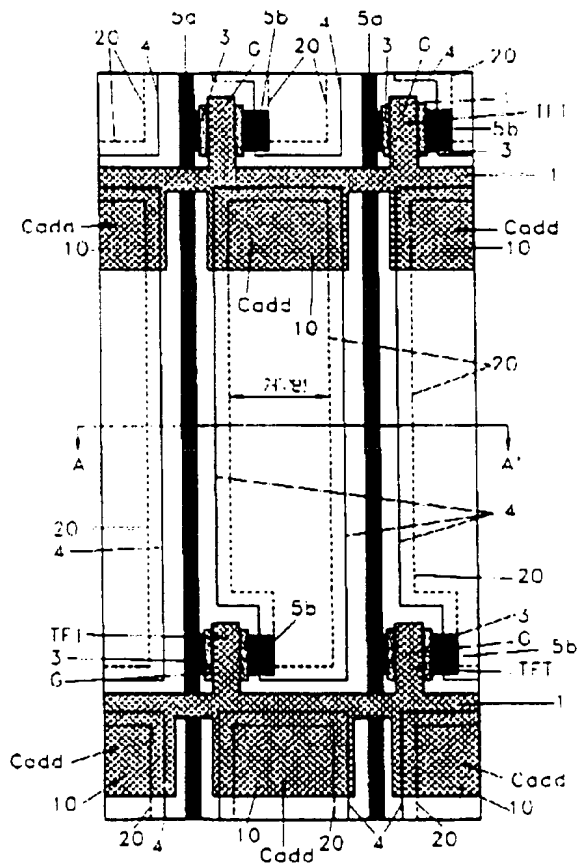
제28항에 있어서, 상기 부가용량의 제1전극과 축적용량의 제1전극은 열개공정으로 패터닝하여 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 31

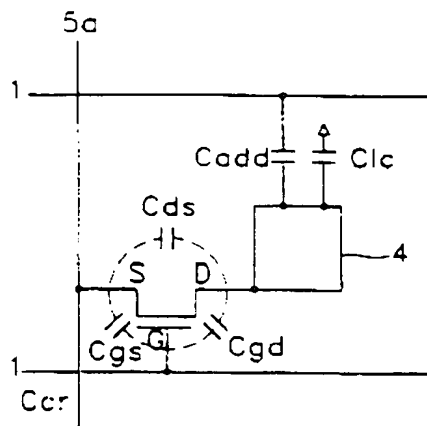
제30항에 있어서, 상기 축적용량의 제1전극은 투영금속으로 형성시켜 주는 것을 특징으로 하는 액정표시 장치의 제조방법.

59

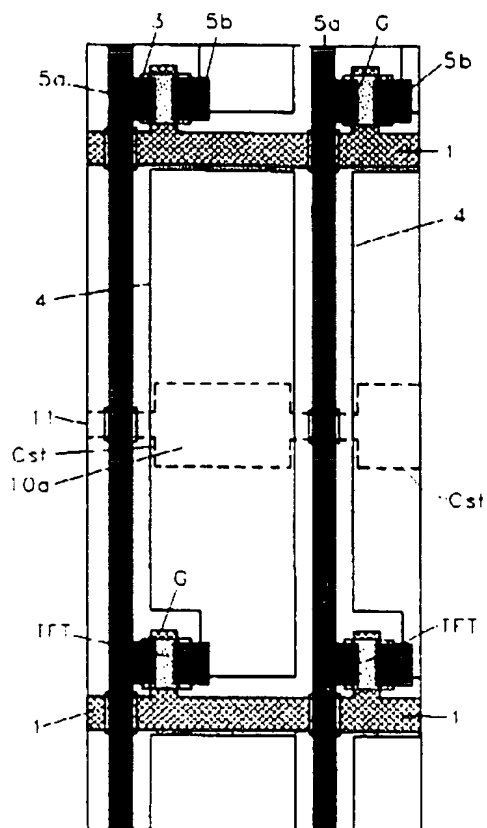
155



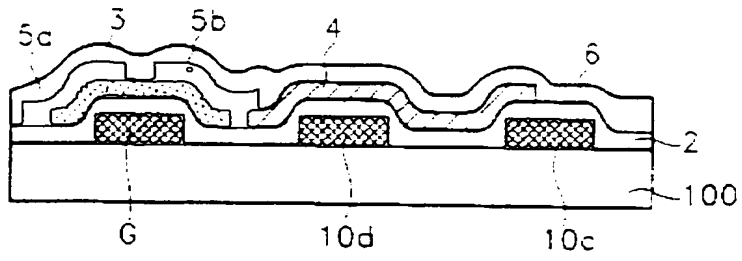
도면2



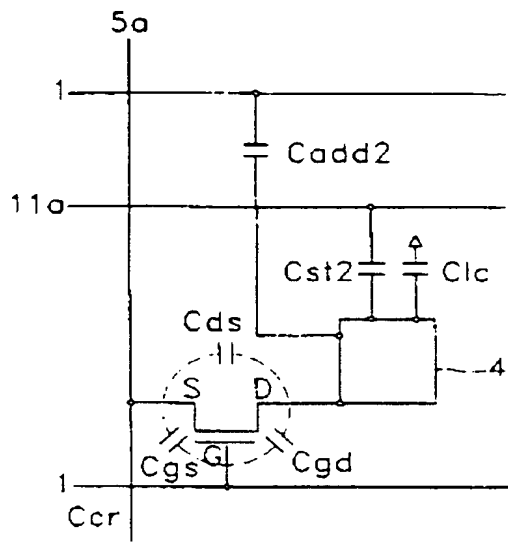
도면3



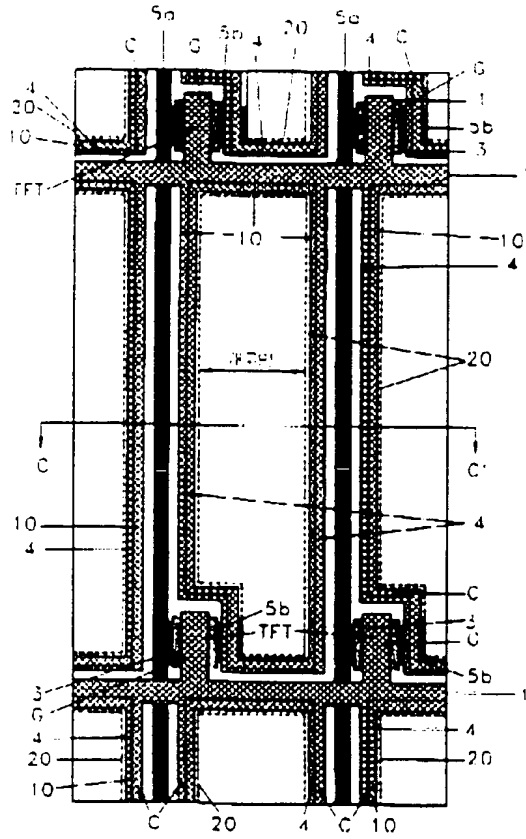
도면6

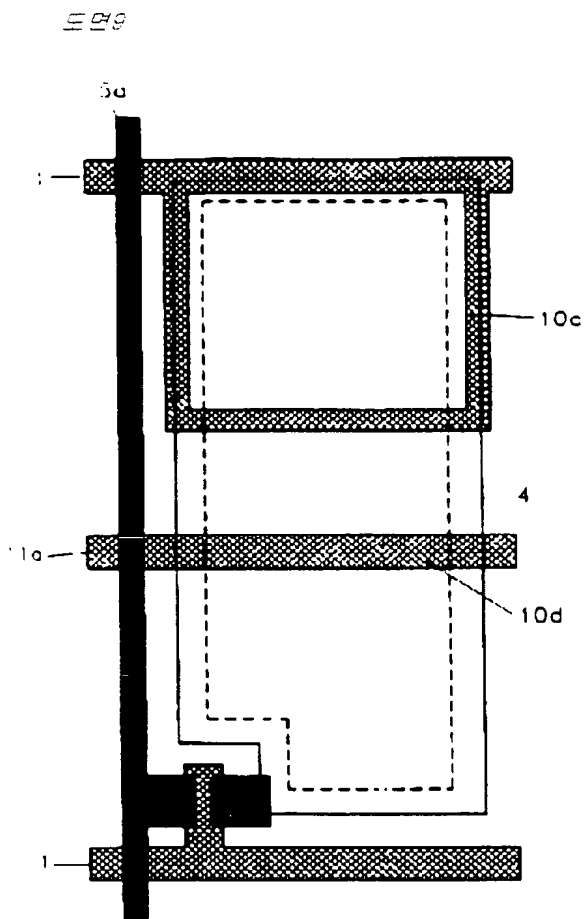


도면7

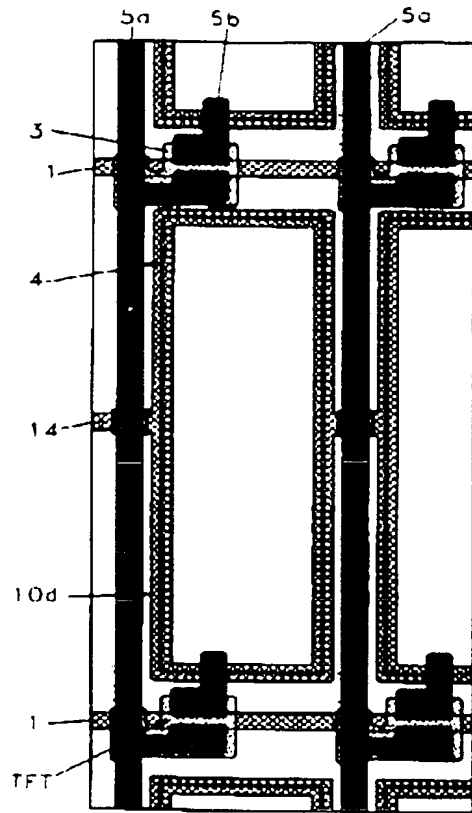


도면 8





도면 10



도면 12

